

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-4151

(43) 公開日 平成10年(1998) 1月6日

| (51) Int. Cl. ⁸ | 識別記号 | 庁内整理番号 | F I | 技術表示箇所 |
|----------------------------|-------|--------|---------------|---------|
| H 0 1 L 23/12 | | | H 0 1 L 23/12 | L |
| 21/60 | 3 0 1 | | 21/60 | 3 0 1 A |
| | 3 1 1 | | | 3 1 1 S |

審査請求 未請求 請求項の数4 OL (全 11 頁)

(21) 出願番号 特願平8-155096

(22) 出願日 平成8年(1996) 6月17日

(71) 出願人 000001960

シチズン時計株式会社

東京都新宿区西新宿2丁目1番1号

(72) 発明者 豊田 剛士

埼玉県所沢市大字下富字武野840番地 シ

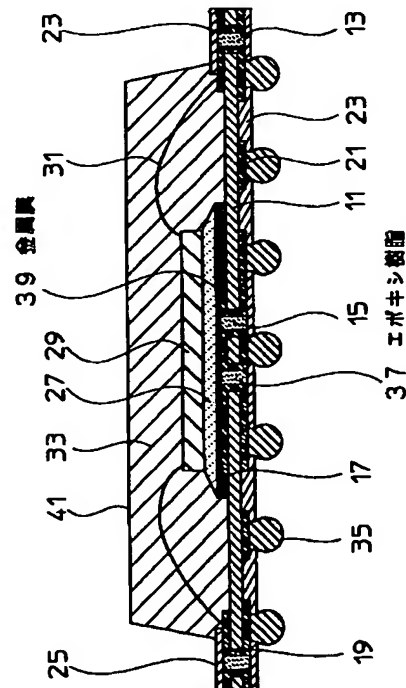
チズン時計株式会社技術研究所内

(54) 【発明の名称】 半導体装置およびその製造方法

(57) 【要約】

【課題】 PBGA41は、吸湿し、この吸湿した状態で実装するために加熱炉で加熱すると、吸湿した水分が気化膨張し、応力が発生する。この際ダイアタッチパターン17と接着剤27の界面で剥離が生じ、さらには膨れが発生する。この膨れにより、隣あうハンダバンパ35が接触し短絡が発生したり、半導体チップ29が動き、ボンディングワイヤ31の切れが発生する。

【解決手段】 回路基板25のサーマルビアホール15をエポキシ樹脂37で埋める。サーマルビアホール15をエポキシ樹脂で37で埋めることにより、回路基板25下面のソルダーレジスト23を浸透した水分がサーマルビアホール15を通過し、接着剤27の下面近傍に溜まることはなくなる。またダイアタッチパターン17の上に金属膜39を設け、サーマルビアホール15の上面を覆う。



1

【特許請求の範囲】

【請求項1】 上面側に半導体チップを搭載するためのダイアタッチパターンと、半導体チップとワイヤボンディングするための接続電極を備え、下面側にハンダバンプを設けるためのパット電極を備え、さらに、ダイアタッチパターンとパット電極を接続して半導体チップの発熱を放散するためのサーマルビアホールと、接続電極とパット電極を接続するためのスルーホールとを備える回路基板と、回路基板のダイアタッチパターン上に接着剤で固定される半導体チップと、半導体チップの電極と回路基板の接続電極を接続するためのボンディングワイヤと、半導体チップとボンディングワイヤを封止するための封止樹脂と、回路基板のパット電極上にハンダバンプとを備え、回路基板のサーマルビアホールが絶縁部材で埋められ、かつ、金属膜で覆われていることを特徴とする半導体装置。

【請求項2】 上面側に半導体チップを搭載するためのダイアタッチパターンと、半導体チップとワイヤボンディングするための接続電極を備え、下面側にハンダバンプを設けるためのパット電極を備え、さらに、ダイアタッチパターンとパット電極を接続して半導体チップの発熱を放散するためのサーマルビアホールと、接続電極とパット電極を接続するためのスルーホールとを備える回路基板と、回路基板のダイアタッチパターン上に接着剤で固定される半導体チップと、半導体チップの電極と回路基板の接続電極を接続するためのボンディングワイヤと、半導体チップとボンディングワイヤを封止するための封止樹脂と、回路基板のパット電極上にハンダバンプとを備え、回路基板のサーマルビアホールがエポキシ樹脂で埋められ、かつ、金属膜層で覆われていることを特徴とする半導体装置。

【請求項3】 上下面に銅箔張りした樹脂基板に、半導体チップの放熱用貫通穴のサーマルビアホールと、樹脂基板の上下面を接続するためのスルーホールを形成するための穴あけ工程と、樹脂基板の全表面と穴あけ工程で設けられた穴の中に銅メッキ層を設ける銅メッキ工程と、穴あけ工程で設けられた穴を絶縁部材で埋める穴埋め工程と、樹脂基板の上面側には半導体チップを搭載するためのダイアタッチパターンおよび半導体チップの電極とボンディングワイヤで接続される接続電極を、樹脂基板の下面側にはハンダバンプを形成するためのパット電極を形成するためのパターン化工程と、接続電極およびパット電極にソルダーレジストの開口部を形成するレジスト工程と、ソルダーレジストの開口部に露出した電極上に金メッキのための下地メッキを行う下地メッキ工程と、その下地メッキ層上に金メッキ層を形成する金メッキ工程と、金属膜の形成を防ぐためのマスクを形成するマスク工程と、金属膜を形成するための金属メッキ工程を有する回路基板のダイアタッチパターン上に半導体チップを接着剤で固定するダイボンド工程と、固定され

2

た半導体チップの電極と回路基板の接続電極をボンディングワイヤで接続するワイヤボンド工程と、回路基板上に固定された半導体チップと、この半導体チップと回路基板の接続電極を接続するボンディングワイヤを樹脂で封止するトランスファーモールド工程と、回路基板下面側のパット電極にハンダボールを供給し、加熱炉で加熱することにより、ハンダボールがパット電極上に固定され、ハンダバンプが形成されるバンプ工程を有することを特徴とする半導体装置の製造方法。

10 【請求項4】 上下面に銅箔張りした樹脂基板に、半導体チップの放熱用貫通穴のサーマルビアホールと、樹脂基板の上下面を接続するためのスルーホールを形成するための穴あけ工程と、樹脂基板の全表面と穴あけ工程で設けられた穴の中に銅メッキ層を設ける銅メッキ工程と、穴あけ工程で設けられた穴をエポキシ樹脂で埋める穴埋め工程と、樹脂基板の上面側には半導体チップを搭載するためのダイアタッチパターンおよび半導体チップの電極とボンディングワイヤで接続される接続電極を、樹脂基板の下面側にはハンダバンプを形成するためのパット電極を形成するためのパターン化工程と、接続電極およびパット電極にソルダーレジストの開口部を形成するレジスト工程と、ソルダーレジストの開口部に露出した電極上に金メッキのための下地メッキを行う下地メッキ工程と、その下地メッキ層上に金メッキ層を形成する金メッキ工程と、金属膜の形成を防ぐためのマスクを形成するマスク工程と、金属膜を形成するための金属メッキ工程を有する回路基板のダイアタッチパターン上に半導体チップを接着剤で固定するダイボンド工程と、固定された半導体チップの電極と回路基板の接続電極をボンディングワイヤで接続するワイヤボンド工程と、回路基板上に固定された半導体チップと、この半導体チップと回路基板の接続電極を接続するボンディングワイヤを樹脂で封止するトランスファーモールド工程と、回路基板下面側のパット電極にハンダボールを供給し、加熱炉で加熱することにより、ハンダボールがパット電極上に固定され、ハンダバンプが形成されるバンプ工程を有することを特徴とする半導体装置の製造方法。

【発明の詳細な説明】

【0001】

40 【発明の属する技術分野】 本発明は回路基板に半導体チップを実装し、その半導体チップを樹脂封止してなる半導体装置に関するもので、さらに詳しくはハンダバンプ付き半導体装置およびその製造方法に関するものである。

【0002】

【従来の技術】 近年、電子回路の高機能化にともなって、多数の電極端子を有する半導体装置が開発されている。その代表的なものとして表面実装形多端子パッケージであるプラスチック・ボールグリッドアレイ (Plastic Ball Grid Array : 以下P

50

BGAと記載する)がある。

【0003】以下、図面を用いて従来の技術を説明する。図11は従来技術のPBGAを示す断面図であり、図12は従来技術のPBGAを示す平面図である。以下に、図11と図12を用いて、従来技術のPBGAの構造について説明する。図11と図12に記すように、半

導体チップ29は、回路基板25上面のダイアタッチパターン17の上に、接着剤27を用いて固定されている。ダイアタッチパターン17は、回路基板25の中央に位置し、半導体チップ29の電源グランドと、半導体

チップ29の発熱を放散させる役割を兼ねている。【0004】ダイアタッチパターン17の領域内には、サーマルビアホール15が複数設けられている。サーマルビアホール15は、ダイアタッチパターン17で受けた半導体チップ29の熱を回路基板25の下面側へ逃がす役割と、ダイアタッチパターン17と回路基板25の

下面側のバット電極21とを電氣的に接続する役割とを兼ねている。【0005】半導体チップ29の電極と回路基板25上の接続電極19は、ボンディングワイヤ31で電氣的に

接続されている。このときボンディングワイヤ31は、電気特性が良好で、かつ接続電極19との密着性が良好な、直径0.03mm前後の金線を用いる。【0006】接続電極19とバット電極21は、スルーホール13を介して、電氣的に接続されている。半導体

チップ29とボンディングワイヤ31は、遮蔽と保護のため封止樹脂33で樹脂封止する。封止樹脂33は熱硬化性樹脂のエポキシ系樹脂が用いられる。【0007】さらに、回路基板25の下面側のバット電

極21にはハンダパンパ35を有する。このハンダパンパ35には、すずと鉛の比率が約6:4の組成のハンダを用いる。なおハンダパンパ35は、図示しないPBGAを実装するマザーボード基板の電極パターン上に実装される。よってPBGAとマザーボード基板が電氣的に

接続される。【0008】つぎに回路基板25の製造方法を説明する。図13～図16は、従来技術の回路基板25の製造工程を示す図である。図13～図15は、従来技術の回路基板25の製造工程を示す要部断面図であり、図16は、従来技術の回路基板25の製造工程を示す平面図である。【0009】図13に記すように、樹脂基板11は四角形で板厚が0.2mm程度のガラスエポキシ樹脂からなり、その上下両面に厚さ18μm程度の銅箔が設けられている。その樹脂基板11には、複数のスルーホール13と半導体チップ29との放熱のためのサーマルビアホール15を切削ドリル加工によって設ける。スルーホール13とサーマルビアホール15の壁面を含む基板面を洗浄した後、樹脂基板11の全表面には、無電解銅メッキおよび電解銅メッキにより銅メッキ層45が設けられ

る。その銅メッキ層45はスルーホール13とサーマルビアホール15の内まで施される。

【0010】つぎに樹脂基板11の上下両面に、感光性ドライフィルムを張り付け、露光現像してエッチングレジスト膜を形成させる。その後エッチング液を樹脂基板11の上下両面に吹き付け、エッチングレジスト膜のない露出した銅メッキ層を除去する。このエッチング後、残ったエッチングレジスト膜を除去する。この工程により図14と図16に記すように、樹脂基板11の上面側には、ICチップのダイアタッチパターン17およびワイヤーボンディング用の接続電極19を、下面側にはハンダパンパを形成するためのバット電極21が設けられる。なおダイアタッチパターン17とバット電極21は、サーマルビアホール15を介して、また接続電極19とバット電極21はスルーホール13を介して接続されている。

【0011】さらに樹脂基板11の銅メッキ層45両面にメッキレジストをラミネートし、露光現像を行うことによりソルダーレジスト23を設け、ダイアタッチパターン17と接続電極19とバット電極21には、ソルダーレジスト23の開口部を設ける。

【0012】つぎに樹脂基板11の上下両面の露出している電極の銅メッキ層の表面に、厚さ2～5μm程度のニッケルメッキ層を設ける。さらに樹脂基板11のニッケルメッキ層の表面に、コバルト等の不純物を含み、ニッケルメッキ層に食いつきやすい、膜厚が0.05μm程度のフラッシュ金メッキ層を設ける。以上の銅メッキ層とニッケルメッキ層とフラッシュ金メッキ層までの工程が下地メッキ層47を設ける下地メッキ工程である。

【0013】つぎに下地メッキ層47の上に、ボンディングワイヤーと導通性の優れた厚さ0.3μm～0.7μm程度の金メッキ層49を設ける。この工程が金メッキ層49を形成する金メッキ工程である。これで図15に記すように、回路基板25が完成される。

【0014】つぎにPBGAの製造方法を図11と図12を用いて説明する。回路基板25のダイアタッチパターン17の上に、接着剤27を塗布し、その上に半導体チップ29をのせ、接着剤27が硬化するまで乾燥させる。これで半導体チップ29は回路基板上25に固定される。

【0015】つぎに半導体チップ29の電極と、回路基板25上の接続電極19をボンディングワイヤ31で電氣的に接続する。つぎに半導体チップ29とボンディングワイヤ31は、封止樹脂33でトランスファモールドにより封止される。

【0016】つぎに回路基板25の下面側のバット電極21に、直径0.6mmから0.8mmのハンダボールを供給し、加熱炉を用いて加熱することによって、ハンダパンパ35が設けられる。これでPBGA41が完成する。

【0017】

【発明が解決しようとする課題】前述した半導体装置には以下に記載するような問題点がある。一般にPBGA41は保管中に程度の差はあれ、回路基板25、封止樹脂33より吸湿する。この状態でPBGA41をマザーボード基板に実装するために、加熱炉で加熱すると、吸湿した水分が気化膨張し、応力が発生する。この際最も強度が弱い、ダイアタッチパターン17と接着剤27の界面で剥離が生じ、さらには膨れが発生する。これは一般に、パッケージのポップコーン現象と呼ばれている。

【0018】ポップコーン現象により、隣あうハンダバンパ35が接触し、電気的に短絡が発生したり、半導体チップ29が動き、ボンディングワイヤ31の切れが発生するなど半導体装置の信頼性を損なう。

【0019】回路基板25において、半導体チップ29下のサーマルビアホール15は、半導体チップ29の動作時の発熱を、ハンダバンパ35を通過させ、PBGA41の外側に放散するために設けてある。

【0020】しかしサーマルビアホール15はPBGA41が吸湿の際、水分の流入経路となっている。サーマルビアホール15の下面側は、ソルダーレジスト23で覆われているが、吸湿水分はソルダーレジスト23を浸透し、空洞のサーマルビアホール15を通して、半導体チップ29を固定している接着剤27の下面近傍に溜まる。このためサーマルビアホール15の数が多いほど、PBGA41に吸湿水分の溜まる量が大きくなり、ポップコーン現象の発生する傾向が大きくなる。

【0021】これまではポップコーン現象を防ぐため、サーマルビアホール15の数を減らしていた。しかしながらサーマルビアホール15を減らすことは、半導体チップ29の放熱効果を低下させることになる。

【0022】本発明の目的は、上記課題を解決して、半導体チップの熱放散性を下げることなく、PBGAが吸湿した状態で加熱しても、半導体チップがダイアタッチパターンと接着剤の界面で剥離せず、さらにポップコーン現象が発生しない信頼性の高い半導体装置およびその製造方法を提供することである。

【0023】

【課題を解決するための手段】上記の目的を達成するために、本発明における半導体装置およびその製造方法は、下記記載の構成と製造方法を採用する。

【0024】本発明の半導体装置は、上面側に半導体チップを搭載するためのダイアタッチパターンと、半導体チップとワイヤボンディングするための接続電極を備え、下面側にハンダバンパを設けるためのパット電極を備え、さらに、ダイアタッチパターンとパット電極を接続し、半導体チップの発熱を放散するためのサーマルビアホールと、接続電極とパット電極を接続するためのスルーホールとを備える回路基板と、回路基板のダイアタッチパターン上に接着剤で固定される半導体チップと、

半導体チップの電極と回路基板の接続電極を接続するためのボンディングワイヤと、半導体チップとボンディングワイヤを封止するための封止樹脂と、回路基板のパット電極上にハンダバンパとを備え、回路基板のサーマルビアホールが絶縁部材で埋められ、かつ、金属膜で覆われていることを特徴とするものである。

【0025】本発明の半導体装置は、上面側に半導体チップを搭載するためのダイアタッチパターンと、半導体チップとワイヤボンディングするための接続電極を備え、下面側にハンダバンパを設けるためのパット電極を備え、さらに、ダイアタッチパターンとパット電極を接続し、半導体チップの発熱を放散するためのサーマルビアホールと、接続電極とパット電極を接続するためのスルーホールとを備える回路基板と、回路基板のダイアタッチパターン上に接着剤で固定される半導体チップと、半導体チップの電極と回路基板の接続電極を接続するためのボンディングワイヤと、半導体チップとボンディングワイヤを封止するための封止樹脂と、回路基板のパット電極上にハンダバンパとを備え、回路基板のサーマルビアホールがエポキシ樹脂で埋められ、かつ、金属膜で覆われていることを特徴とするものである。

【0026】また、本発明の半導体装置の製造方法は、上下面に銅箔張りした樹脂基板に、半導体チップの放熱用貫通穴のサーマルビアホールと、樹脂基板の上下面を接続するためのスルーホールを形成するための穴あけ工程と、樹脂基板の全表面と穴あけ工程で設けられた穴の中に銅メッキ層を設ける銅メッキ工程と、穴あけ工程で設けられた穴を絶縁部材で埋める穴埋め工程と、樹脂基板の上面側には半導体チップを搭載するためのダイアタッチパターンおよび半導体チップの電極とボンディングワイヤで接続される接続電極を、樹脂基板の下面側にはハンダバンパを形成するためのパット電極を形成するためのパターン化工程と、接続電極およびパット電極にソルダーレジストの開口部を形成するレジスト工程と、ソルダーレジストの開口部に露出した電極上に金メッキのための下地メッキを行う下地メッキ工程と、その下地メッキ層上に金メッキ層を形成する金メッキ工程と、金属膜の形成を防ぐためのマスクを形成するマスク工程と、金属膜を形成するための金属メッキ工程を有する回路基板のダイアタッチパターン上に半導体チップを接着剤で固定するダイボンド工程と、固定された半導体チップの電極と回路基板の接続電極をボンディングワイヤで接続するワイヤボンド工程と、回路基板上に固定された半導体チップと、この半導体チップと回路基板上の接続電極を接続するボンディングワイヤを樹脂で封止するトランスファーモールド工程と、回路基板下面側のパット電極にハンダボールを供給し、加熱炉で加熱することにより、ハンダボールがパット電極上に固定され、ハンダバンパが形成されるバンパ工程を有することを特徴とするものである。

7

【0027】また、本発明の半導体装置の製造方法は、上下面に銅箔張りした樹脂基板に、半導体チップの放熱用貫通穴のサーマルビアホールと、樹脂基板の上下面を接続するためのスルーホールを形成するための穴あけ工程と、樹脂基板の全表面と穴あけ工程で設けられた穴の中に銅メッキ層を設ける銅メッキ工程と、穴あけ工程で設けられた穴をエポキシ樹脂で埋める穴埋め工程と、樹脂基板の上面側には半導体チップを搭載するためのダイアタッチパターンおよび半導体チップの電極とボンディングワイヤで接続される接続電極を、樹脂基板の下面側にはハンダバンプを形成するためのパット電極を形成するためのパターン化工程と、接続電極およびパット電極にソルダーレジストの開口部を形成するレジスト工程と、ソルダーレジストの開口部に露出した電極上に金メッキのための下地メッキを行う下地メッキ工程と、その下地メッキ層上に金メッキ層を形成する金メッキ工程と、金属膜の形成を防ぐためのマスクを形成するマスク工程と、金属膜を形成するための金属メッキ工程を有する回路基板のダイアタッチパターン上に半導体チップを接着剤で固定するダイボンド工程と、固定された半導体チップの電極と回路基板の接続電極をボンディングワイヤで接続するワイヤボンド工程と、回路基板上に固定された半導体チップと、この半導体チップと回路基板上の接続電極を接続するボンディングワイヤを樹脂で封止するトランスファーモールド工程と、回路基板下面側のパット電極にハンダボールを供給し、加熱炉で加熱することにより、ハンダボールがパット電極上に固定され、ハンダバンプが形成されるバンプ工程を有することを特徴とするものである。

【0028】本発明の半導体装置において、サーマルビアホールは絶縁部材で埋められている。サーマルビアホールが絶縁部材で埋められることにより、ソルダーレジストを浸透した吸湿水分は、サーマルビアホールからの流入が抑えられ、接着剤の下面近傍に溜まることはない。

【0029】本発明の半導体装置において、サーマルビアホールはエポキシ樹脂で埋められている。サーマルビアホールがエポキシ樹脂で埋められることにより、ソルダーレジストを浸透した吸湿水分はサーマルビアホールからの流入が抑えられ、接着剤の下面近傍に溜まることはない。

【0030】本発明の半導体装置において、サーマルビアホール上面は、ダイアタッチパターンの上に設けらる金属膜により覆われている。ダイアタッチパターン上に金属膜を設けることにより、半導体チップを固定する接着剤の下面近傍への水分の流入を完全に遮蔽する。ダイアタッチパターン上に、金属膜を設けることにより、サーマルビアホールの数を減らすことなく半導体チップの熱放散性を下げることのないPBGAが得られる。

【0031】サーマルビアホールを絶縁部材で埋め、

8

ダイアタッチパターン上に金属膜を設けることにより、PBGAが吸湿した状態でリフロー加熱しても、ダイアタッチパターンと接着剤の界面での剥離はなく、ポップコーン現象も発生しない。

【0032】サーマルビアホールをエポキシ樹脂で埋めダイアタッチパターン上に金属膜を設けることにより、PBGAが吸湿した状態でリフロー加熱しても、ダイアタッチパターンと接着剤の界面での剥離はなく、ポップコーン現象も発生しない。

【0033】

【発明の実施の形態】以下、図面を用いて本発明の最適な実施形態における半導体装置について説明する。図1は、本発明の実施形態におけるPBGAの断面図である。図2は、本発明の実施形態におけるPBGAの平面図である。図1および図2を用いて、本発明のPBGAの構造について説明する。図において、従来技術と同一部材は同一符号で示す。

【0034】半導体チップ29は、回路基板25上面のダイアタッチパターン17の上の金属膜39の上に接着剤27を用いて固定されている。ダイアタッチパターン17は、回路基板25の中央に位置している。金属膜39は、ダイアタッチパターン17と同一形状で、ダイアタッチパターン17上にメッキされていて、サーマルビアホール15を覆っている。

【0035】サーマルビアホール15を金属膜39で覆うことにより、回路基板25の下面からソルダーレジスト23を浸透し、さらにサーマルビアホール15を通過してきた水分を完全に遮蔽する。ダイアタッチパターン17は、半導体チップ29の電源グランドと、半導体チップ29の発熱を放散させる役割を兼ねている。

【0036】ダイアタッチパターン17の領域内には、サーマルビアホール15が複数設けている。サーマルビアホール15は、ダイアタッチパターン17で受けた半導体チップ29の熱を回路基板25の下面側へ逃がす役割と、ダイアタッチパターン17と回路基板25の下面側のパット電極21とを電氣的に接続する役割とを兼ねている。

【0037】サーマルビアホール15は、半導体チップ29の放熱効率を高めるため半導体チップ29の外形サイズ内に設けることが望ましい。

【0038】サーマルビアホール15はエポキシ樹脂37で埋められている。サーマルビアホール15がエポキシ樹脂37で埋められることにより、回路基板25の下面から、ソルダーレジスト23を浸透した水分の侵入を抑えることができる。

【0039】半導体チップ29の電極と回路基板25上の接続電極19は、ボンディングワイヤ31で電氣的に接続されている。このときボンディングワイヤ31は、電気特性が良好で、かつ接続電極19との密着性が良好な、直径0.03mm前後の金線が用いられる。

50

【0040】接続電極19とパット電極21は、スルーホール13を介して電気的に接続されている。半導体チップ29およびボンディングワイヤ31は、遮蔽と保護のため、封止樹脂33で樹脂封止される。封止樹脂33は、熱硬化性樹脂のエポキシ系樹脂が用いられる。

【0041】さらに回路基板25の下面側のパット電極21には、ハンダバンプ35を有する。ハンダバンプ35は半導体チップ29の電極がボンディングワイヤ31と、接続電極19と、スルーホール13と、パット電極21を通して、PBGA41の外側に出た接続端子である。ハンダバンプ35には必ず鉛の比率が約6:4の組成のハンダを用いる。なおハンダバンプ35は、図示しないPBGAを実装するマザーボード基板の電極パターン上に実装される。よってPBGAとマザーボード基板が電気的に接続される。

【0042】つぎに本発明のPBGA41における回路基板25の製造方法を説明する。図3〜図10は、本発明のPBGA41における回路基板25の製造工程を示す図である。図3〜図8は、本発明のPBGA41における回路基板25の製造工程を示す断面図である。そして図9と図10は、本発明のPBGA41における回路基板25の製造工程を示す平面図である。以下図3〜図10を用いて、回路基板25の製造方法について説明する。

【0043】樹脂基板11は、四角形で板厚が0.2mm程度のガラスエポキシ樹脂よりなり、その上下両面に厚さ18 μ m程度の銅箔を有する。図3に記すように、樹脂基板11には複数のスルーホール13とサーマルビアホール15を切削ドリル加工により設ける。

【0044】スルーホール13とサーマルビアホール15の壁面を含む基板面を洗浄したのち、樹脂基板11の全表面に、無電解銅メッキと電解銅メッキとによって膜厚が12〜22 μ mの銅メッキ層45を設ける。このときのメッキ条件は電流密度が57.8A/dm²である。

【0045】つぎに図4に記すように、スルーホール13とサーマルビアホール15との中にエポキシ樹脂37を充填する。充填方法は一般的なスクリーン印刷法で、基板上面に液体状のエポキシ樹脂をたらし、スキージ塗りを3回ないし4回行う。エポキシ樹脂を乾燥させ、硬化後エポキシ樹脂表面を研磨する。この方法により、スルーホール13とサーマルビアホール15の中にエポキシ樹脂37を完全に充填することができる。

【0046】つぎに樹脂基板11の上下両面に感光性ドライフィルムを張り付け、露光現像してエッチングレジスト膜を形成させる。その後、一般的なエッチング液である塩化第二銅を樹脂基板11の上下両面に吹き付け、エッチングレジスト膜のない露出した銅メッキ層を除去する。この工程によって、図5と図9に記すように、樹脂基板11の上面側には、ICチップのダイパターン1

7とワイヤーボンディング用の接続電極19を、下面側にはハンダバンプを形成するためのパット電極21が形成される。なおダイパターン17とパット電極21は、サーマルビアホール15を介して接続し、さらに接続電極19とパット電極21はスルーホール13を介して接続されている。

【0047】さらに、樹脂基板11の銅メッキ層45の両面にメッキレジストをラミネートし、露光現像を行うことによって、ソルダーレジスト23を設け、ダイアタッチパターン17と接続電極19とパット電極21には、ソルダーレジスト23の開口部を設ける。

【0048】つぎに樹脂基板11の上下両面の露出している電極の銅メッキ層45の表面に厚さ5〜15 μ m程度のニッケルメッキ層を設ける。このときのメッキ条件は、電流密度が1.0A/dm²である。

【0049】さらに樹脂基板11のニッケルメッキ層の表面に、コバルト等の不純物を含みニッケルメッキ層に食いつきやすい厚さ0.05 μ m程度のフラッシュ金メッキ層を設ける。このときのメッキ条件は電流密度が0.5A/dm²である。以上の銅メッキ層、ニッケルメッキ層およびフラッシュ金メッキ層までの工程が下地メッキ層47を設ける下地メッキ工程である。

【0050】つぎに図6に記すように、下地メッキ層47の上にボンディングワイヤーと導通性の優れた厚さ0.3 μ m〜0.7 μ m程度 of 金メッキ層49を設ける。このときのメッキ条件は、電流密度が0.16A/dm²である。この工程が金メッキ層を形成する金メッキ工程である。

【0051】つぎに図7および図10に記すように、樹脂基板11の下面側全面と上面側の接続電極19には、金属膜39を形成させないために、マスクフィルム51を設け、マスクする。ここでマスクフィルム51は、ドライフィルムであり、ラミネート工程で形成する。この工程がマスク工程である。

【0052】その後、ダイアタッチパターン17の上面に、ダイアタッチパターン17と同一形状で厚さ0.5 μ m程度 of 金メッキ層を設け、これを金属膜39とする。このときのメッキ条件は電流密度が0.16A/dm²である。これで金属膜39によって、サーマルビアホール15が覆われる。

【0053】つぎにマスクフィルム51を除去する。マスクフィルム51を現像し、炭酸ソーダでエッチング処理することにより、マスクフィルム51のみを剥離できる。これで図8に示すように、本発明のPBGA41における回路基板25が完成する。

【0054】つぎに本発明におけるPBGA41の製造方法を、図1と図2を用いて説明する。回路基板25のダイアタッチパターン17の上の金属膜39の上に、接着剤27を塗布し、その上に半導体チップ29をのせ、接着剤27が完全に硬化するまで乾燥する。これで半導

11

体チップ29は回路基板25上に固定される。

【0055】つぎに半導体チップ29上面の電極と、回路基板25上の接続電極19をボンディングワイヤ31で接続する。この接続によって、半導体チップ29と回路基板25が電気的に接続される。

【0056】つぎに半導体チップ29とボンディングワイヤ31は、封止樹脂33で封止される。封止方法は封止樹脂を型の中に挿入し、加熱しながらプランジャで加圧することにより、溶融した封止樹脂がランナを通して型の所要部に供給され、形成されるトランスファモールドで行う。

【0057】つぎに回路基板25の下面側にハンダバンパ35を形成する。回路基板25の下面側のパッド電極21上に、ハンダめれ性をよくするためにフラックス液を塗布し、そのパッド電極21上に直径0.6～0.8mmのハンダボールを供給する。その後加熱炉で、約220～230℃の温度で加熱することにより、ハンダボールがパッド電極21上に固定され、ハンダバンパ35が設けられる。このときフラックス液はロジン系の材料で、ハンダボールは必ず鉛が約6：4の組成のハンダを使用する。

【0058】最後に回路基板25の下面側に残ったフラックス液をアルコール等の洗浄液で洗浄し、PBGA41が完成する。本発明の半導体装置において、サーマルビアホールは絶縁部材で埋められている。サーマルビアホールが絶縁部材で埋められることにより、ソルダーレジストを浸透した吸湿水分はサーマルビアホールからの流入が抑えられ、接着剤の下面近傍に溜まることはない。

【0059】本発明の半導体装置において、サーマルビアホールはエポキシ樹脂で埋められている。サーマルビアホールがエポキシ樹脂で埋められることにより、ソルダーレジストを浸透した吸湿水分はサーマルビアホールからの流入が抑えられ、接着剤の下面近傍に溜まることはない。

【0060】本発明の半導体装置において、サーマルビアホールの上面は、ダイアタッチパターンの上に設けられる金属メッキ層によって覆われている。ダイアタッチパターンの上に金属メッキ層を設けることにより、半導体チップを固定する接着剤の下面近傍への水分の流入を完全に遮蔽する。ダイアタッチパターンの上に金属メッキ層を設けることにより、サーマルビアホールの数を減らすことなく、放熱効果の大きいPBGAが得られる。

【0061】サーマルビアホールを絶縁部材で埋め、ダイアタッチパターンの上に金属メッキ層を設けることにより、PBGAが吸湿した状態で加熱しても、ダイアタッチパターンと接着剤の界面での剥離はなく、ポップコーン現象も発生しない。

【0062】サーマルビアホールをエポキシ樹脂で埋め、ダイアタッチパターンの上に金属メッキ層を設ける

12

ことにより、PBGAが吸湿した状態で加熱しても、ダイアタッチパターンと接着剤の界面での剥離はなく、ポップコーン現象も発生しない。

【0063】以上の本発明の実施形態の説明では、サーマルビアホール15をダイアタッチパターン17側を覆っているが、これとは逆にパッド電極21側を覆っても同じ効果が得られる。またサーマルビアホール15の上下面を覆っても同じ効果が得られる。

【0064】

10 【発明の効果】以上の説明で明らかなように、本発明においてはサーマルビアホールがエポキシ樹脂で埋められ、かつ金属膜で覆われている。したがって、従来技術の半導体装置と異なり、半導体チップの熱放散性を下げることなく、PBGAが吸湿した状態で加熱しても、ポップコーン現象を発生しない、信頼性の高い半導体装置が得られる。

【0065】また回路基板の製造において、サーマルビアホールを覆う金属膜の製造以外、銅メッキ層、ニッケルメッキ層、フラッシュ金メッキ層の下地メッキ層と金メッキ層をそのまま採用できるので、本発明は生産上有利である。

【図面の簡単な説明】

【図1】本発明の実施形態における半導体装置の構造とその製造方法を示す断面図である。

【図2】本発明の実施の形態における半導体装置の構造とその製造方法を示す平面図である。

【図3】本発明の実施の形態における回路基板の構造とその製造方法を示す断面図である。

【図4】本発明の実施の形態における回路基板の製造工程の構造とその製造方法を示す断面図である。

【図5】本発明の実施の形態における回路基板の構造とその製造方法を示す断面図である。

【図6】本発明の実施の形態における回路基板の構造とその製造方法を示す断面図である。

【図7】本発明の実施の形態における回路基板の構造とその製造方法を示す断面図である。

【図8】本発明の実施の形態における回路基板の構造とその製造方法を示す断面図である。

【図9】本発明の実施の形態における回路基板の構造とその製造方法を示す平面図である。

【図10】本発明の実施の形態における回路基板の構造とその製造方法を示す平面図である。

【図11】従来の技術における半導体装置を示す断面図である。

【図12】従来の技術における半導体装置を示す平面図である。

【図13】従来の技術における回路基板の製造工程を示す断面図である。

【図14】従来の技術における回路基板の製造工程を示す断面図である。

13

14

【図15】従来の技術における回路基板の製造工程を示す断面図である。

【図16】従来の技術における回路基板の製造工程を示す平面図である。

【符号の説明】

13 スルーホール

15 サーマルビアホール

17 ダイアタッチパターン

25 回路基板

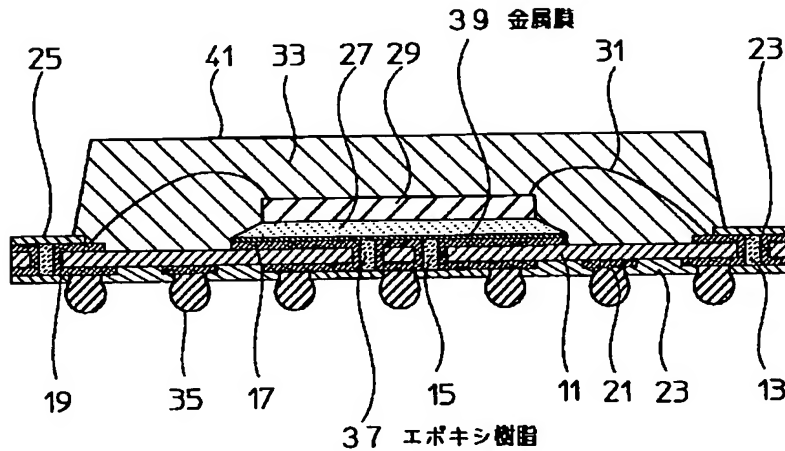
29 半導体チップ

37 エポキシ樹脂

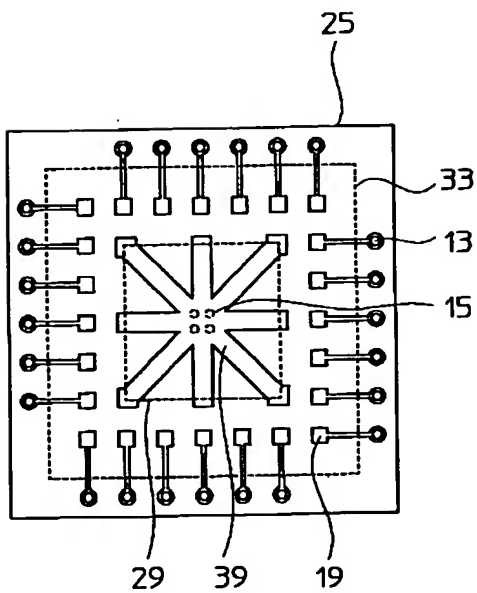
39 金属膜

41 PBGA

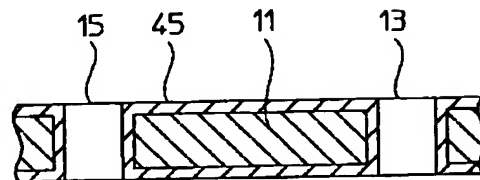
【図1】



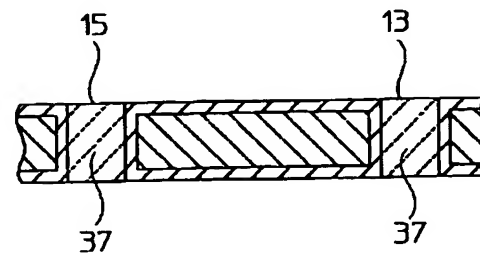
【図2】



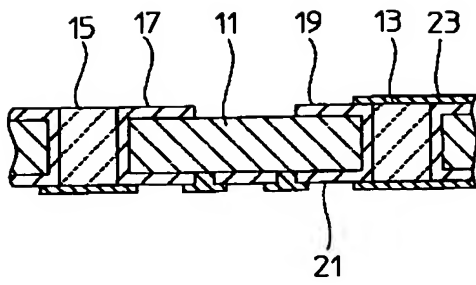
【図3】



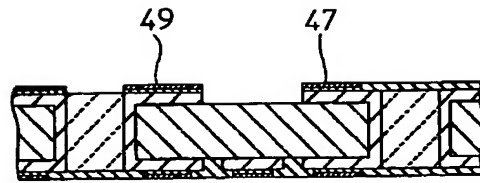
【図4】



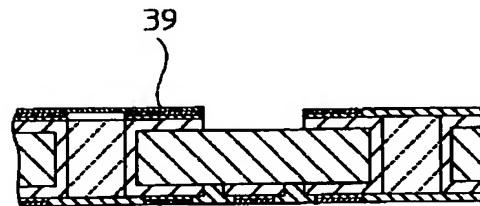
【図5】



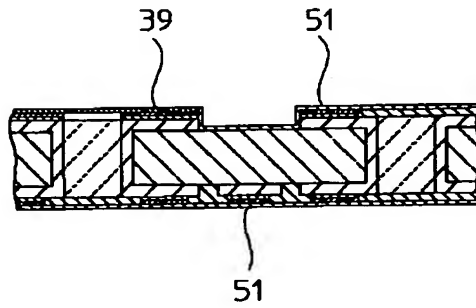
【図6】



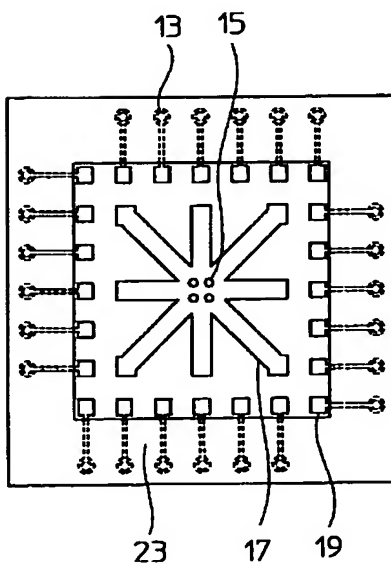
【図8】



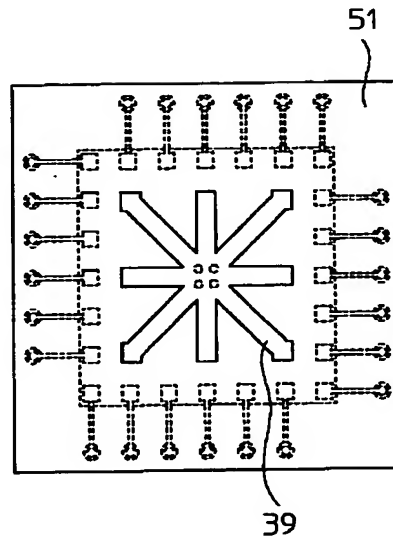
【図7】



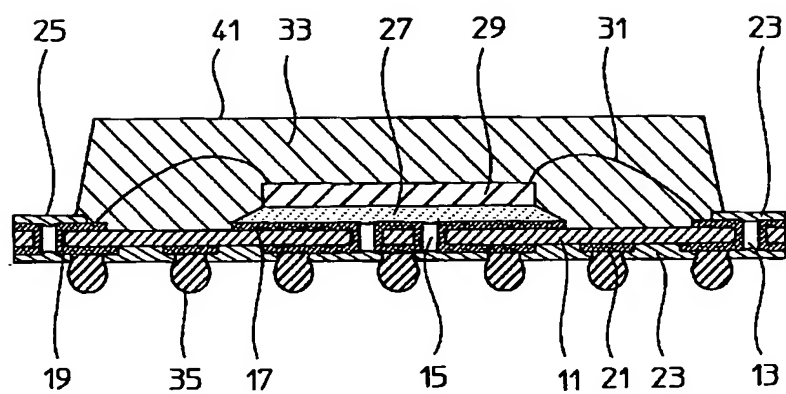
【図9】



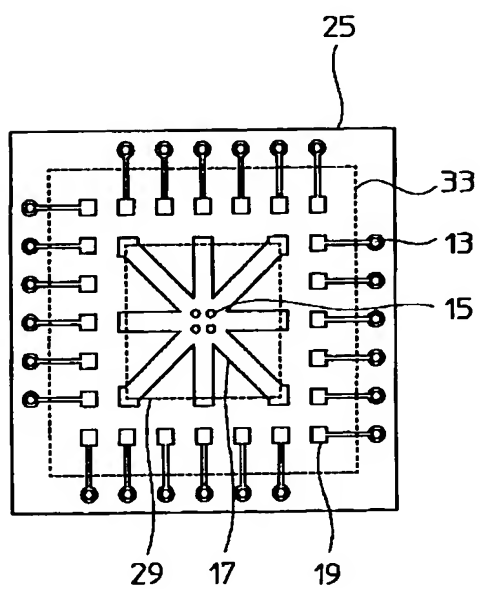
【図10】



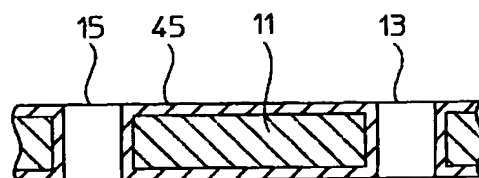
【図11】



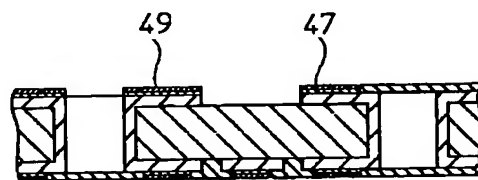
【図12】



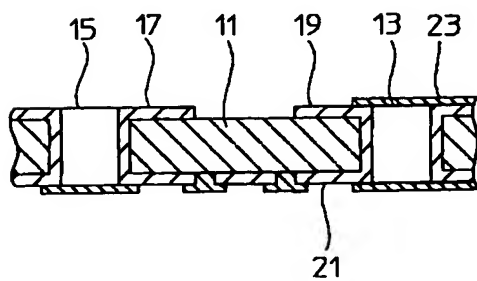
【図13】



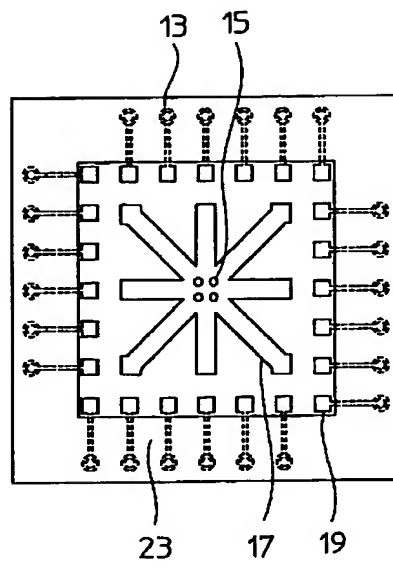
【図15】



【図14】



【図16】



* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[The technical field to which invention belongs] this invention mounts a semiconductor chip in the circuit board, and relates to a semiconductor device with a pewter bump, and its manufacture method in more detail about the semiconductor device which comes to carry out the resin seal of the semiconductor chip.

[0002]

[Description of the Prior Art] In recent years, the semiconductor device which has many electrode terminals is developed with advanced features of an electronic circuitry. There is a plastics ball grid array (Plastic Ball Grid Array : indicate it as Following PBGA) which is a surface mount form many-items child package as the typical thing.

[0003] Hereafter, a Prior art is explained using a drawing. Drawing 11 is the cross section showing PBGA of the conventional technology, and drawing 12 is the plan showing PBGA of the conventional technology. Drawing 11 and drawing 12 are used for below, and the structure of PBGA of the conventional technology is explained to it. On the diamond touch pattern 17 of the circuit board 25 upper surface, adhesives 27 are used for a semiconductor chip 29, and it is being fixed so that it may describe in drawing 11 and drawing 12 . The diamond touch pattern 17 was located in the center of the circuit board 25, and serves as the role which makes the power supply gland of a semiconductor chip 29, and generation of heat of a semiconductor chip 29 radiate.

[0004] In the field of the diamond touch pattern 17, the thermal beer hall 15 is formed partly. The thermal beer hall 15 serves as the role which connects electrically the role which misses the heat of the semiconductor chip 29 received by the diamond touch pattern 17 to the inferior-surface-of-tongue side of the circuit board 25, and the diamond touch pattern 17 and the putt electrode 21 by the side of the inferior surface of tongue of the circuit board 25.

[0005] The electrode of a semiconductor chip 29 and the connection electrode 19 on the circuit board 25 are electrically connected by the bonding wire 31. As for a bonding wire 31, at this time, adhesion with the connection electrode 19 uses the good gold streak before and behind the diameter of 0.03mm good [an electrical property].

[0006] The connection electrode 19 and the putt electrode 21 are electrically connected through the through hole 13. The resin seal of a semiconductor chip 29 and the bonding wire 31 is carried out to cover by the closure resin 33 for protection. As for the closure resin 33, the epoxy system resin of thermosetting resin is used.

[0007] Furthermore, in the putt electrode 21 by the side of the inferior surface of tongue of the circuit board 25, it has the pewter bump 35. The ratio of tin and lead uses the pewter of composition of about 6:4 for this pewter bump 35. In addition, the pewter bump 35 is mounted on the electrode pattern of the mother board substrate which mounts PBGA which is not illustrated. Therefore, a mother board substrate is electrically connected with PBGA.

[0008] The manufacture method of the circuit board 25 is explained below. Drawing 13 - drawing 16 are drawings showing the manufacturing process of the circuit board 25 of the conventional technology. Drawing 13 - drawing 15 are the important section cross sections showing the manufacturing process of the circuit board 25 of the conventional technology, and drawing 16 is the plan showing the manufacturing process of the circuit board 25 of the conventional technology.

[0009] The resin substrate 11 consists of a glass epoxy resin whose board thickness is about 0.2mm with a square, and copper foil with a thickness of about 18 micrometers is prepared in the vertical both sides so that it may describe in drawing 13 . The thermal beer hall 15 for thermolysis of two or more through holes 13 and a semiconductor chip 29 is established in the resin substrate 11 by cutting drilling. After washing the substrate side containing the wall surface of a through hole 13 and the thermal beer hall 15, the copper-coating layer 45 is formed in all the front faces of the resin substrate 11 by non-electrolytic-copper plating and electrolytic-copper plating. The copper-coating layer 45 is given to the inside of a through hole 13 and the thermal beer hall 15.

[0010] Next, a photosensitive dry film is stuck, exposure development is carried out, and an etching-resist film is made to form in vertical both sides of the resin substrate 11. An etching reagent is sprayed on vertical both sides of the resin substrate 11 after that, and the exposed copper-coating layer without an etching-resist film is removed. The remaining etching-resist film is removed after this etching. The putt electrode 21 for forming the diamond touch pattern 17 of IC chip and the connection electrode 19 for wire bonding in the upper surface side of the resin substrate 11, and forming a pewter bump in an inferior-surface-of-tongue side is formed so that this process may describe in drawing 14 and drawing 16 . In addition, the connection electrode 19 and the putt electrode 21 are connected for the diamond touch pattern 17 and the putt electrode 21

through the through hole 13 through the thermal beer hall 15.

[0011] Furthermore, a plating resist is laminated to copper-coating layer 45 both sides of the resin substrate 11, by performing exposure development, a solder resist 23 is formed and opening of a solder resist 23 is prepared in the diamond touch pattern 17, the connection electrode 19, and the putt electrode 21.

[0012] A nickel-plating layer with a thickness of about 2-5 micrometers is prepared in the front face of the copper-coating layer of the electrode which has next exposed vertical both sides of the resin substrate 11. Furthermore, the flash plate gold plate layer which is easy to cling to a nickel-plating layer and whose thickness is about 0.05 micrometers is prepared in the front face of the nickel-plating layer of the resin substrate 11 including impurities, such as cobalt. It is the ground galvanizer in which the process to the above copper-coating layer, nickel-plating layer, and flash plate gold plate layer forms the ground deposit 47.

[0013] Next on the ground deposit 47, the gold plate layer 49 with a thickness of 0.3 micrometers - about 0.7 micrometers which was excellent in a bonding wire and conductivity is formed. This process is a gold plate process which forms the gold plate layer 49. The circuit board 25 is completed so that it may describe in drawing 15 now.

[0014] Below, drawing 11 and drawing 12 are used and the manufacture method of PBGA is explained. Adhesives 27 are applied on the diamond touch pattern 17 of the circuit board 25, and a semiconductor chip 29 is carried on it, and it is made to dry until adhesives 27 harden. A semiconductor chip 29 is fixed now to circuit board top 25.

[0015] Next, the electrode of a semiconductor chip 29 and the connection electrode 19 on the circuit board 25 are electrically connected by the bonding wire 31. Next, a semiconductor chip 29 and a bonding wire 31 are closed by transfermold by the closure resin 33.

[0016] The pewter bump 35 is formed by supplying a 0.8mm pewter ball from the diameter of 0.6mm to the putt electrode 21 by the side of the inferior surface of tongue of the circuit board 25, and next, heating to it using a heating furnace. PBGA41 is completed now.

[0017]

[Problem(s) to be Solved by the Invention] There is a trouble which is indicated below in the semiconductor device mentioned above. Generally in PBGA41, the difference of a grade absorbs moisture from that, the circuit board 25, and the closure resin 33 during storage. Since PBGA41 is mounted in a mother board substrate in this state, if it heats with a heating furnace, the moisture which absorbed moisture will carry out evaporation expansion, and stress will occur. Under the present circumstances, ablation arises in the interface of the diamond touch pattern 17 and adhesives 27 with the weakest intensity, and bulging occurs further. Generally this is called popcorn phenomenon of a package.

[0018] According to a popcorn phenomenon, the ***** pewter bump 35 contacts, a short circuit occurs electrically, or a semiconductor chip 29 moves, and the reliability of a semiconductor device -- the piece of a bonding wire 31 is generated -- is spoiled.

[0019] In the circuit board 25, the thermal beer hall 15 under a semiconductor chip 29 is formed in order to pass the pewter bump 35 and to radiate generation of heat at the time of operation of a semiconductor chip 29 on the outside of PBGA41.

[0020] However, the thermal beer hall 15 has been the inflow path of moisture, in case PBGA41 is moisture absorption. Although the inferior-surface-of-tongue side of the thermal beer hall 15 is covered by the solder resist 23, the amount of hygroscopic water permeates a solder resist 23, it passes along the thermal beer hall 15 of a cavity, and collects near the inferior surface of tongue of the adhesives 27 which are fixing the semiconductor chip 29. For this reason, the amount to which it collects on PBGA41 for hygroscopic water becomes large, and the inclination which a popcorn phenomenon generates becomes large, so that there are many thermal beer halls 15.

[0021] In order to prevent a popcorn phenomenon until now, the number of the thermal beer hall 15 was reduced. However, reducing the thermal beer hall 15 makes the thermolysis effect of a semiconductor chip 29 fall.

[0022] After PBGA has absorbed moisture, even if it heats the purpose of this invention, without solving the above-mentioned technical problem and lowering the heat leakage nature of a semiconductor chip, it is offering a semiconductor device with the high reliability which a semiconductor chip's does not exfoliate in the interface of a diamond touch pattern and adhesives, and a popcorn phenomenon's does not generate further, and its manufacture method.

[0023]

[Means for Solving the Problem] In order to attain the above-mentioned purpose, the composition and the manufacture method of the following publication are used for the semiconductor device in this invention, and its manufacture method.

[0024] The diamond touch pattern for the semiconductor device of this invention carrying a semiconductor chip in an upper surface side, Have a connection electrode for carrying out wirebonding to a semiconductor chip, and it has a putt electrode for preparing a pewter bump in an inferior-surface-of-tongue side. Furthermore, the thermal beer hall for connecting a putt electrode with a diamond touch pattern, and radiating generation of heat of a semiconductor chip, The circuit board equipped with the through hole for connecting a connection electrode and a putt electrode, The semiconductor chip fixed with adhesives on the diamond touch pattern of the circuit board, The bonding wire for connecting the electrode of a semiconductor chip, and the connection electrode of the circuit board, It is characterized by having a pewter bump on the closure resin for closing a semiconductor chip and a bonding wire, and the putt electrode of the circuit board, and fill uping the thermal beer hall of the circuit board with insulating member, and being covered by the metal membrane.

[0025] The diamond touch pattern for the semiconductor device of this invention carrying a semiconductor chip in an upper surface side, Have a connection electrode for carrying out wirebonding to a semiconductor chip, and it has a putt electrode for

preparing a pewter bump in an inferior-surface-of-tongue side. Furthermore, the thermal beer hall for connecting a putt electrode with a diamond touch pattern, and radiating generation of heat of a semiconductor chip, The circuit board equipped with the through hole for connecting a connection electrode and a putt electrode, The semiconductor chip fixed with adhesives on the diamond touch pattern of the circuit board, The bonding wire for connecting the electrode of a semiconductor chip, and the connection electrode of the circuit board, It is characterized by having a pewter bump on the closure resin for closing a semiconductor chip and a bonding wire, and the putt electrode of the circuit board, and fill uping the thermal beer hall of the circuit board with an epoxy resin, and being covered by the metal membrane.

[0026] The manufacture method of the semiconductor device of this invention to the resin substrate which carried out the copper foil flare to the vertical side Moreover, the thermal beer hall of the through hole for thermolysis of a semiconductor chip, Like the driller for forming the through hole for connecting the vertical side of a resin substrate The copper-coating process which prepares a copper-coating layer into the hole prepared like all the front faces and driller of a resin substrate, The connection electrode connected by the diamond touch pattern for carrying a semiconductor chip in the stopgap process which fills the hole prepared like the driller by insulating member], and upper surface side of a resin substrate, and the electrode and bonding wire of a semiconductor chip The patternizing process for forming the putt electrode for forming a pewter bump in the inferior-surface-of-tongue side of a resin substrate, The resist process which forms opening of a solder resist in a connection electrode and a putt electrode, Like the ground galvanizer which performs ground plating for gold plate on the electrode exposed to opening of a solder resist The gold plate process which forms a gold plate layer on the ground deposit, and the mask process which forms the mask for preventing formation of a metal membrane, The die bond process which fixes a semiconductor chip with adhesives on the diamond touch pattern of the circuit board which has like the metal galvanizer for forming a metal membrane, The wire bond process of connecting the electrode of a semiconductor chip and the connection electrode of the circuit board which were fixed by the bonding wire, The transfer mold process which closes the bonding wire which connects the connection electrode on the circuit board with the semiconductor chip fixed on the circuit board, and this semiconductor chip by the resin, By supplying a pewter ball to the putt electrode by the side of a circuit board inferior surface of tongue, and heating with a heating furnace, a pewter ball is fixed on a putt electrode and it is characterized by having the bump process in which a pewter bump is formed.

[0027] The manufacture method of the semiconductor device of this invention to the resin substrate which carried out the copper foil flare to the vertical side Moreover, the thermal beer hall of the through hole for thermolysis of a semiconductor chip, Like the driller for forming the through hole for connecting the vertical side of a resin substrate The copper-coating process which prepares a copper-coating layer into the hole prepared like all the front faces and driller of a resin substrate, The connection electrode connected by the diamond touch pattern for carrying a semiconductor chip in the stopgap process which fills the hole prepared like the driller by the epoxy resin], and upper surface side of a resin substrate, and the electrode and bonding wire of a semiconductor chip The patternizing process for forming the putt electrode for forming a pewter bump in the inferior-surface-of-tongue side of a resin substrate, The resist process which forms opening of a solder resist in a connection electrode and a putt electrode, Like the ground galvanizer which performs ground plating for gold plate on the electrode exposed to opening of a solder resist The gold plate process which forms a gold plate layer on the ground deposit, and the mask process which forms the mask for preventing formation of a metal membrane, The die bond process which fixes a semiconductor chip with adhesives on the diamond touch pattern of the circuit board which has like the metal galvanizer for forming a metal membrane, The wire bond process of connecting the electrode of a semiconductor chip and the connection electrode of the circuit board which were fixed by the bonding wire, The transfer mold process which closes the bonding wire which connects the connection electrode on the circuit board with the semiconductor chip fixed on the circuit board, and this semiconductor chip by the resin, By supplying a pewter ball to the putt electrode by the side of a circuit board inferior surface of tongue, and heating with a heating furnace, a pewter ball is fixed on a putt electrode and it is characterized by having the bump process in which a pewter bump is formed.

[0028] The thermal beer hall is fill uped with insulating member in the semiconductor device of this invention. By fill uping a thermal beer hall with insulating member, the inflow from a thermal beer hall is suppressed and the amount of [which permeated the solder resist] hygroscopic water does not collect near the inferior surface of tongue of adhesives.

[0029] The thermal beer hall is fill uped with the epoxy resin in the semiconductor device of this invention. By fill uping a thermal beer hall with an epoxy resin, the inflow from a thermal beer hall is suppressed and the amount of [which permeated the solder resist] hygroscopic water does not collect near the inferior surface of tongue of adhesives.

[0030] In the semiconductor device of this invention, the thermal beer hall upper surface is prepared on a diamond touch pattern, and is being worn by the **** metal membrane. By preparing a metal membrane on a diamond touch pattern, the inflow of the moisture near the inferior surface of tongue of the adhesives which fix a semiconductor chip is covered completely. PBGA which does not lower the heat leakage nature of a semiconductor chip is obtained by preparing a metal membrane on a diamond touch pattern, without reducing the number of thermal beer halls.

[0031] After PBGA has absorbed moisture by fill uping a thermal beer hall with insulating member, and preparing a metal membrane on a diamond touch pattern, even if it carries out reflow heating, there is no ablation by the interface of a diamond touch pattern and adhesives, and it does not generate a popcorn phenomenon, either.

[0032] After PBGA has absorbed moisture by fill uping a thermal beer hall with an epoxy resin, and preparing a metal membrane on a diamond touch pattern, even if it carries out reflow heating, there is no ablation by the interface of a diamond touch pattern and adhesives, and it does not generate a popcorn phenomenon, either.

[0033]

[Embodiments of the Invention] Hereafter, the semiconductor device in the optimal operation gestalt of this invention is explained using a drawing. Drawing 1 is the cross section of PBGA in the operation gestalt of this invention. Drawing 2 is the plan of PBGA in the operation gestalt of this invention. The structure of PBGA of this invention is explained using drawing 1 and drawing 2. In drawing, the same sign shows the same member as the conventional technology.

[0034] On the metal membrane 39 on the diamond touch pattern 17 of the circuit board 25 upper surface, adhesives 27 are used for a semiconductor chip 29, and it is being fixed. The diamond touch pattern 17 is located in the center of the circuit board 25. A metal membrane 39 is the same configuration as the diamond touch pattern 17, is plated on the diamond touch pattern 17, and has covered the thermal beer hall 15.

[0035] By covering the thermal beer hall 15 by the metal membrane 39, a solder resist 23 is permeated from the inferior surface of tongue of the circuit board 25, and the moisture which has passed through the thermal beer hall 15 further is covered completely. The diamond touch pattern 17 serves as the role which makes the power supply gland of a semiconductor chip 29, and generation of heat of a semiconductor chip 29 radiate.

[0036] In the field of the diamond touch pattern 17, the thermal beer hall 15 has prepared some. The thermal beer hall 15 serves as the role which connects electrically the role which misses the heat of the semiconductor chip 29 received by the diamond touch pattern 17 to the inferior-surface-of-tongue side of the circuit board 25, and the putt electrode 21 by the side of the inferior surface of tongue of the circuit board 25.

[0037] As for the thermal beer hall 15, it is desirable to prepare in the appearance size of a semiconductor chip 29 in order to raise the thermolysis efficiency of a semiconductor chip 29.

[0038] The thermal beer hall 15 is fill uped with the epoxy resin 37. By fill uping the thermal beer hall 15 with an epoxy resin 37, the invasion of the moisture which permeated the solder resist 23 can be suppressed from the inferior surface of tongue of the circuit board 25.

[0039] The electrode of a semiconductor chip 29 and the connection electrode 19 on the circuit board 25 are electrically connected by the bonding wire 31. At this time, the gold streak before and behind the diameter of 0.03mm with good adhesion with the connection electrode 19 is used by the bonding wire 31 good [an electrical property].

[0040] The connection electrode 19 and the putt electrode 21 are electrically connected through the through hole 13. The resin seal of a semiconductor chip 29 and the bonding wire 31 is carried out to cover by the closure resin 33 for protection. As for the closure resin 33, the epoxy system resin of thermosetting resin is used.

[0041] Furthermore in the putt electrode 21 by the side of the inferior surface of tongue of the circuit board 25, it has the pewter bump 35. The pewter bump 35 is the end-connection child by whom the electrode of a semiconductor chip 29 let the bonding wire 31, the connection electrode 19, the through hole 13, and the putt electrode 21 pass, and it came out to the outside of PBGA41. The ratio of tin and lead uses the pewter of composition of about 6:4 for the pewter bump 35. In addition, the pewter bump 35 is mounted on the electrode pattern of the mother board substrate which mounts PBGA which is not illustrated. Therefore, a mother board substrate is electrically connected with PBGA.

[0042] The manufacture method of the circuit board 25 in PBGA41 of this invention is explained below. Drawing 3 - drawing 10 are drawings showing the manufacturing process of the circuit board 25 in PBGA41 of this invention. Drawing 3 - drawing 8 are the cross sections showing the manufacturing process of the circuit board 25 in PBGA41 of this invention. And drawing 9 and drawing 10 are the plans showing the manufacturing process of the circuit board 25 in PBGA41 of this invention. The manufacture method of the circuit board 25 is explained using drawing 3 - drawing 10 below.

[0043] The resin substrate 11 consists of a glass epoxy resin whose board thickness is about 0.2mm with a square, and has copper foil with a thickness of about 18 micrometers to the vertical both sides. Two or more through holes 13 and thermal beer halls 15 are established in the resin substrate 11 by cutting drilling so that it may describe in drawing 3.

[0044] After washing the substrate side containing the wall surface of a through hole 13 and the thermal beer hall 15, thickness forms the copper-coating layer 45 which is 12-22 micrometers by non-electrolytic-copper plating and electrolytic-copper plating in all the front faces of the resin substrate 11. the plating conditions at this time -- current density -- 57.8 A/dm² it is .

[0045] It is filled up with an epoxy resin 37 into a through hole 13 and the thermal beer hall 15 so that it may describe in drawing 4 below. It is general screen printing, the restoration method hangs down the epoxy resin of a liquid to the substrate upper surface, does not have 3 times and performs squeegee coating 4 times. An epoxy resin is dried and the epoxy resin front face after hardening is ground. By this method, it can be completely filled up with an epoxy resin 37 into a through hole 13 and the thermal beer hall 15.

[0046] Next a photosensitive dry film is stuck on vertical both sides of the resin substrate 11, exposure development is carried out, and an etching-resist film is made to form. Then, the cupric chloride which is a general etching reagent is sprayed on vertical both sides of the resin substrate 11, and the exposed copper-coating layer without an etching-resist film is removed. The putt electrode 21 for forming the connection electrode 19 the die pattern 17 of IC chip and for wire bonding in the upper surface side of the resin substrate 11, and forming a pewter bump in an inferior-surface-of-tongue side is formed so that this process may describe in drawing 5 and drawing 9. In addition, the die pattern 17 and the putt electrode 21 are connected through the thermal beer hall 15, and the connection electrode 19 and the putt electrode 21 are further connected through the through hole 13.

[0047] Furthermore, by laminating a plating resist to both sides of the copper-coating layer 45 of the resin substrate 11, and

performing exposure development, a solder resist 23 is formed and opening of a solder resist 23 is prepared in the diamond touch pattern 17, the connection electrode 19, and the putt electrode 21.

[0048] A nickel-plating layer with a thickness of about 5-15 micrometers is prepared in the front face of the copper-coating layer 45 of the electrode which has next exposed vertical both sides of the resin substrate 11. the plating conditions at this time -- current density -- 1.0 A/dm² it is .

[0049] Furthermore, a flash plate gold plate layer with a thickness of about 0.05 micrometers which is easy to cling to a nickel-plating layer including impurities, such as cobalt, is prepared in the front face of the nickel-plating layer of the resin substrate 11. the plating conditions at this time -- current density -- 0.5 A/dm² it is . It is the ground galvanizer in which the process to the above copper-coating layer, nickel-plating layer, and flash plate gold plate layer forms the ground deposit 47.

[0050] The gold plate layer 49 with a thickness of 0.3 micrometers - about 0.7 micrometers which was excellent in a bonding wire and conductivity is formed on the ground deposit 47 so that it may describe in drawing 6 below. the plating conditions at this time -- current density -- 0.16 A/dm² it is . This process is a gold plate process which forms a gold plate layer.

[0051] In order not to make a metal membrane 39 form, the mask of the mask film 51 is prepared and carried out to the connection electrode 19 by the side of the whole inferior-surface-of-tongue side surface of the resin substrate 11, and the upper surface, so that it may describe in drawing 7 and drawing 10 below. The mask film 51 is a dry film and is formed at a lamination process here. This process is a mask process.

[0052] Then, a gold plate layer with a thickness of about 0.5 micrometers is prepared in the upper surface of the diamond touch pattern 17 in the same configuration as the diamond touch pattern 17, and let this be a metal membrane 39. the plating conditions at this time -- current density -- 0.16 A/dm² it is . The thermal beer hall 15 is covered now by the metal membrane 39.

[0053] Next, the mask film 51 is removed. Only the mask film 51 can be exfoliated by developing the mask film 51 and carrying out etching processing with sodium carbonate. As now shows to drawing 8 , the circuit board 25 in PBGA41 of this invention is completed.

[0054] The manufacture method of PBGA41 in this invention is explained using drawing 1 and drawing 2 below. Adhesives 27 are applied on the metal membrane 39 on the diamond touch pattern 17 of the circuit board 25, and a semiconductor chip 29 is carried on it, and it dries until adhesives 27 harden completely. A semiconductor chip 29 is fixed now on the circuit board 25.

[0055] Next, the electrode of the semiconductor chip 29 upper surface and the connection electrode 19 on the circuit board 25 are connected by the bonding wire 31. By this connection, the circuit board 25 is electrically connected with a semiconductor chip 29.

[0056] Next, a semiconductor chip 29 and a bonding wire 31 are closed by the closure resin 33. The closure method is performed by pressurizing with a plunger by the transfermold by which the fused closure resin is supplied and formed in the necessary section of a mold through a runner, inserting a closure resin into a mold and heating it.

[0057] Next, the pewter bump 35 is formed in the inferior-surface-of-tongue side of the circuit board 25. On the putt electrode 21 by the side of the inferior surface of tongue of the circuit board 25, in order to improve pewter wettability, flux liquid is applied, and a pewter ball with a diameter of 0.6-0.8mm is supplied on the putt electrode 21. At the afterbaking furnace, by heating at the temperature of about 220-230 degrees C, a pewter ball is fixed on the putt electrode 21, and the pewter bump 35 is formed. At this time, flux liquid is the material of a rosin system, and a pewter ball uses the pewter of composition of tin and lead of about 6:4.

[0058] The flux liquid which finally remained in the inferior-surface-of-tongue side of the circuit board 25 is washed by penetrant removers, such as alcohol, and PBGA41 is completed. The thermal beer hall is fill uped with insulating member in the semiconductor device of this invention. By fill uping a thermal beer hall with insulating member, the inflow from a thermal beer hall is suppressed and the amount of [which permeated the solder resist] hygroscopic water does not collect near the inferior surface of tongue of adhesives.

[0059] The thermal beer hall is fill uped with the epoxy resin in the semiconductor device of this invention. By fill uping a thermal beer hall with an epoxy resin, the inflow from a thermal beer hall is suppressed and the amount of [which permeated the solder resist] hygroscopic water does not collect near the inferior surface of tongue of adhesives.

[0060] In the semiconductor device of this invention, the upper surface of a thermal beer hall is prepared on a diamond touch pattern, and is being worn by the **** metal deposit. By preparing a metal deposit on a diamond touch pattern, the inflow of the moisture near the inferior surface of tongue of the adhesives which fix a semiconductor chip is covered completely. Large PBGA of the thermolysis effect is obtained without reducing the number of thermal beer halls by preparing a metal deposit on a diamond touch pattern.

[0061] After PBGA has absorbed moisture by fill uping a thermal beer hall with insulating member, and preparing a metal deposit on a diamond touch pattern, even if it heats, there is no exfoliation by the interface of a diamond touch pattern and adhesives, and it does not generate a popcorn phenomenon, either.

[0062] After PBGA has absorbed moisture by fill uping a thermal beer hall with an epoxy resin, and preparing a metal deposit on a diamond touch pattern, even if it heats, there is no exfoliation by the interface of a diamond touch pattern and adhesives, and it does not generate a popcorn phenomenon, either.

[0063] In explanation of the operation form of the above this invention, although the diamond touch pattern 17 side is covered for the thermal beer hall 15, even if it covers the putt electrode 21 side contrary to this, the same effect is acquired. Moreover,

the same effect is acquired even if it is wearing the vertical side of the thermal beer hall 15.

[0064]

[Effect of the Invention] In this invention, a thermal beer hall is fill uped with the above explanation by the epoxy resin so that clearly, and it is covered by the metal membrane. Therefore, after PBGA has absorbed moisture, even if it heats without lowering the heat leakage nature of a semiconductor chip unlike the semiconductor device of the conventional technology, the reliable semiconductor device which does not generate a popcorn phenomenon is obtained.

[0065] Moreover, in manufacture of the circuit board, since the ground deposit of a copper-coating layer, a nickel-plating layer, and a flash plate gold plate layer and a gold plate layer are [a thermal beer hall] employable as it is except manufacture of a wrap metal membrane, this invention is advantageous on production.

[Translation done.]

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The semiconductor device characterized by having the following, and fill uping the thermal beer hall of the circuit board with insulating member, and being covered by the metal membrane. The diamond touch pattern for carrying a semiconductor chip in an upper surface side. The thermal beer hall for having a connection electrode for carrying out wirebonding to a semiconductor chip, having a putt electrode for preparing a pewter bump in an inferior-surface-of-tongue side, connecting a putt electrode with a diamond touch pattern further, and radiating generation of heat of a semiconductor chip. The circuit board equipped with the through hole for connecting a connection electrode and a putt electrode. It is a pewter bump on the closure resin for closing a bonding wire, and the semiconductor chip and bonding wire for connecting the semiconductor chip fixed with adhesives on the diamond touch pattern of the circuit board, the electrode of a semiconductor chip, and the connection electrode of the circuit board, and the putt electrode of the circuit board.

[Claim 2] The semiconductor device characterized by having the following, and fill uping the thermal beer hall of the circuit board with an epoxy resin, and being covered in the metal membrane layer. The diamond touch pattern for carrying a semiconductor chip in an upper surface side. The thermal beer hall for having a connection electrode for carrying out wirebonding to a semiconductor chip, having a putt electrode for preparing a pewter bump in an inferior-surface-of-tongue side, connecting a putt electrode with a diamond touch pattern further, and radiating generation of heat of a semiconductor chip. The circuit board equipped with the through hole for connecting a connection electrode and a putt electrode. It is a pewter bump on the closure resin for closing a bonding wire, and the semiconductor chip and bonding wire for connecting the semiconductor chip fixed with adhesives on the diamond touch pattern of the circuit board, the electrode of a semiconductor chip, and the connection electrode of the circuit board, and the putt electrode of the circuit board.

[Claim 3] The die bond process which is characterized by providing the following and which fixes a semiconductor chip with adhesives on the diamond touch pattern of the circuit board, The wire bond process of connecting the electrode of a semiconductor chip and the connection electrode of the circuit board which were fixed by the bonding wire, The transfer mold process which closes the bonding wire which connects the connection electrode on the circuit board with the semiconductor chip fixed on the circuit board, and this semiconductor chip by the resin, The manufacture method of the semiconductor device characterized by having the bump process in which a pewter ball is fixed on a putt electrode and a pewter bump is formed by supplying a pewter ball to the putt electrode by the side of a circuit board inferior surface of tongue, and heating with a heating furnace. To the resin substrate which carried out the copper foil flare to the vertical side, it is the thermal beer hall of the through hole for thermolysis of a semiconductor chip. Like the driller for forming the through hole for connecting the vertical side of a resin substrate. The copper-coating process which prepares a copper-coating layer into the hole prepared like all the front faces and driller of a resin substrate. The connection electrode connected by the diamond touch pattern for carrying a semiconductor chip in the stopgap process [which fills the hole prepared like the driller by insulating member], and upper surface side of a resin substrate, and the electrode and bonding wire of a semiconductor chip The patterning process for forming the putt electrode for forming a pewter bump in the inferior-surface-of-tongue side of a resin substrate, The resist process which forms opening of a solder resist in a connection electrode and a putt electrode, Like the gold plate process like the ground galvanizer which performs ground plating for gold plate on the electrode exposed to opening of a solder resist which forms a gold plate layer on the ground deposit, the mask process which forms the mask for preventing formation of a metal membrane, and the metal galvanizer for forming a metal membrane.

[Claim 4] The die bond process which is characterized by providing the following and which fixes a semiconductor chip with adhesives on the diamond touch pattern of the circuit board, The wire bond process of connecting the electrode of a semiconductor chip and the connection electrode of the circuit board which were fixed by the bonding wire, The transfer mold process which closes the bonding wire which connects the connection electrode on the circuit board with the semiconductor chip fixed on the circuit board, and this semiconductor chip by the resin, The manufacture method of the semiconductor device characterized by having the bump process in which a pewter ball is fixed on a putt electrode and a pewter bump is formed by supplying a pewter ball to the putt electrode by the side of the circuit board undersurface, and heating with a heating furnace. To the resin substrate which carried out the copper foil flare to the vertical side, it is the thermal beer hall of the through hole for heat dissipation of a semiconductor chip. Like the driller for forming the through hole for connecting the vertical side of a resin substrate. The copper-coating process which prepares a copper-coating layer into the hole prepared like all the front faces and driller of a resin substrate. The connection electrode connected by the diamond touch pattern for

carrying a semiconductor chip in the stopgap process [which fills the hole prepared like the driller by the epoxy resin], and upper surface side of a resin substrate, and the electrode and bonding wire of a semiconductor chip The patternizing process for forming the putt electrode for forming a pewter bump in the undersurface side of a resin substrate, The resist process which forms opening of a solder resist in a connection electrode and a putt electrode, Like the gold plate process like the ground galvanizer which performs ground plating for gold plate on the electrode exposed to opening of a solder resist which forms a gold plate layer on the ground deposit, the mask process which forms the mask for preventing formation of a metal membrane, and the metal galvanizer for forming a metal membrane.

[Translation done.]

PAT-NO: JP410004151A
DOCUMENT-IDENTIFIER: JP 10004151 A
TITLE: SEMICONDUCTOR DEVICE AND ITS
MANUFACTURE
PUBN-DATE: January 6, 1998

INVENTOR-INFORMATION:
NAME
TOYODA, TAKESHI

ASSIGNEE-INFORMATION:
NAME COUNTRY
CITIZEN WATCH CO LTD N/A

APPL-NO: JP08155096
APPL-DATE: June 17, 1996

INT-CL (IPC): H01L023/12, H01L021/60 , H01L021/60

ABSTRACT:

PROBLEM TO BE SOLVED: To provide a high-reliability semiconductor device and its manufacturing method capable of preventing a semiconductor chip from exfoliating in the interface between a die attach pattern and an adhesive agent, even if heating is performed when a plastic ball grid array is damp, and capable of preventing the generating of a popcorn phenomenon as well, without lowering the thermal diffusability of a semiconductor chip.

SOLUTION: The thermal via holes 15 of a circuit board 25 are filled up with

epoxy resin 37. By filling up the thermal via holes 15 with the epoxy resin 37, and it becomes possible to prevent water having permeated a solder resist 23 on the underside of the circuit board 25 from passing through the thermal via holes 15 and staying in the vicinity of the underside of an adhesive agent 27. Besides, a metal film 39 is provided on the die attach pattern 17, and covers the upper surfaces of the thermal via holes 15.

COPYRIGHT: (C)1998,JPO